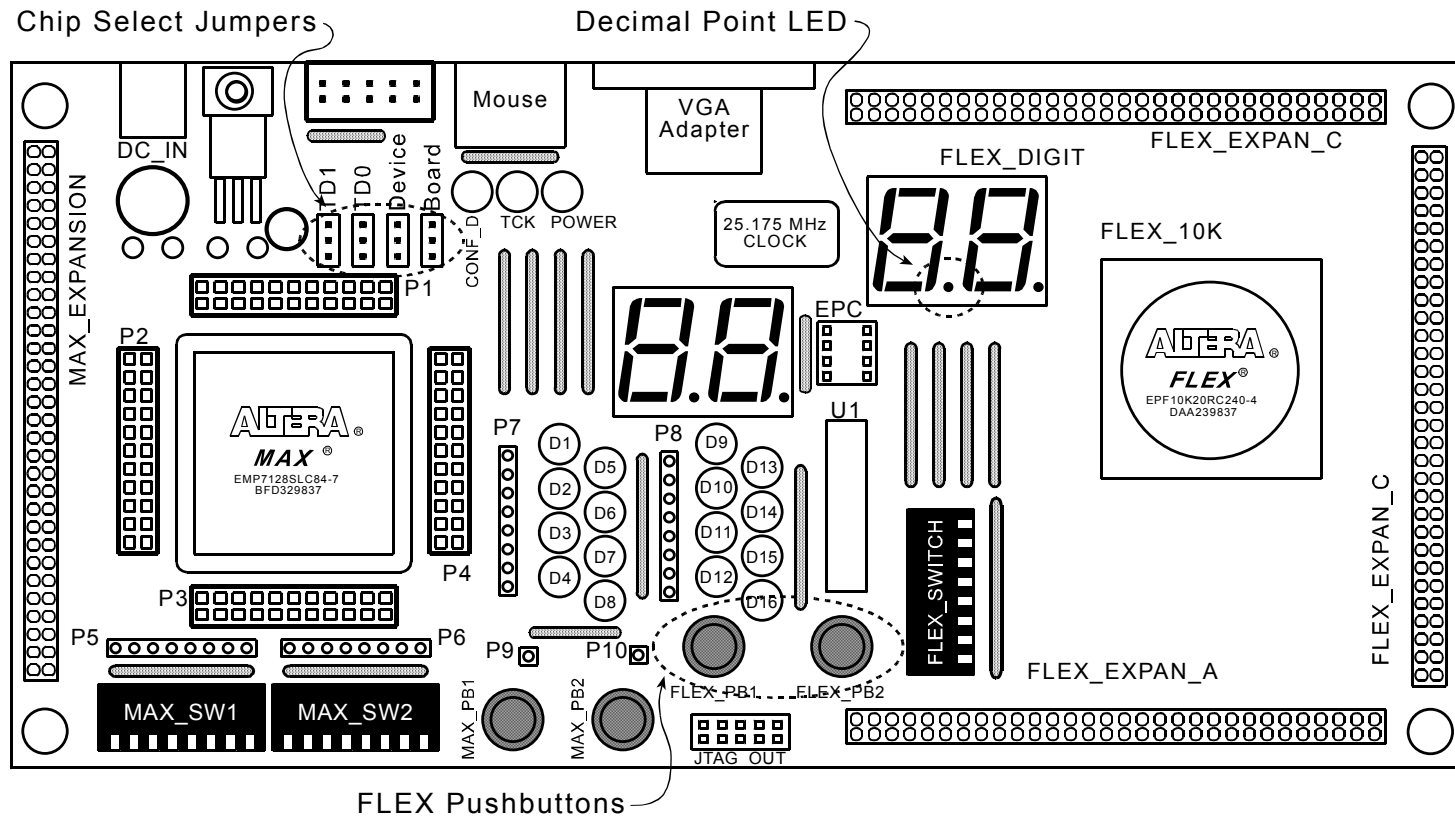



The Altera UP 1 CPLD development board.




ALTERA UP 1 board with jumper settings and PB1, PB2, and LED locations.

Tutorial II (p52)

- Instalar ficheiros e biblioteca do livro
 - Copiar **booksoft/chap5** para **max2work/UP1core**
- Abrir tutor2.gdf do capitulo 4
- Ver:
 -  sobre o contador
 - Hierarquia
 - Bus
- File / Project / Save and Compile
- Maxima frequência de relógio:
 - Analysis / Registered Performance: Start
- Testar na placa
- Resolver ruído do botão (../UP1core/debounce, clock 25MHz pin 91)
- Testar na placa
- Alterar para o FLEX DIP switch 1 (pin 41) controlar contagem ascendente ou descendente
- *Load* paralelo de um valor de contagem
- Cronómetro PB1:START/STOP PB2:RESET

Módulos do UP1core

- Investigar funcionamento do módulo VGA, rom de caracteres e do rato:
 - rever o nome no monitor
 - Deslocar ‘+’ no monitor ao mexer no rato